

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-087907
 (43)Date of publication of application : 12.04.1991

(51)Int.CI.

G05F 3/16

(21)Application number : 01-226094
 (22)Date of filing : 30.08.1989

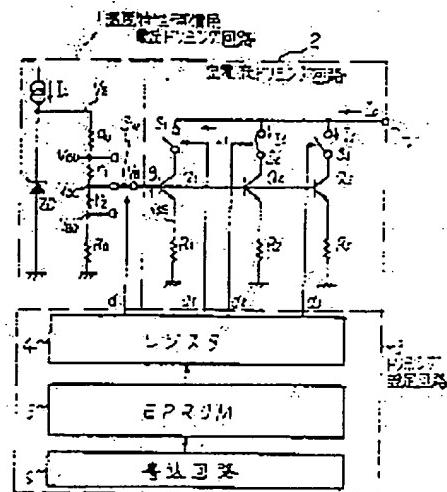
(71)Applicant : NEC CORP
 (72)Inventor : SUGAWARA MITSUTOSHI

(54) REFERENCE CURRENT SOURCE CIRCUIT CONTAINING LSI

(57)Abstract:

PURPOSE: To obtain an output constant current having high accuracy and high temperature characteristic by setting a constant current having no temperature coefficient or a corrected constant current with trimming by means of an element contained in an LSI and furthermore trimming the variance of a time constant against the current absolute value or the built-in capacity.

CONSTITUTION: A temperature characteristic compensating voltage trimming circuit 1 applies a constant current I_1 to a constant voltage diode ZD, divides the constant voltage V_Z into V_{SU} , V_{BC} and V_{BD} with the voltage dividing resistances R_U , r_1 , r_2 and R_D respectively, and selects one of these divided voltages via a VB selection switch SW to supply it to a common base B of npn transistors TR Q1 – Q3. The resistance voltage ($V_B - V_{BE}$) obtained by subtracting the base-emitter voltage V_{BE} from the reference voltage V_B is applied to the emitter resistances R_1 – R_3 respectively. Then the current $I_1 - I_3$ obtained by dividing those emitter resistances by each resistance value are outputted from the collectors of the TR Q1 – Q3 respectively. Thus an output constant current I_O which is selectively synthesized with grant of duplication via the current switches S1 – S3 is obtained through an output terminal T0. In such a constitution, an output current having high accuracy is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

CITATION 4

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 平3-87907

⑬ Int. Cl.³
G 05 F 3/16

識別記号 庁内整理番号
8938-5H

⑭ 公開 平成3年(1991)4月12日

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 LSI内蔵基準電流源回路

⑯ 特願平1-226094

⑰ 出願日 平1(1989)8月30日

⑱ 発明者 菅原光俊 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代理人 弁理士 内原晋

明細書

1. 発明の名称

LSI内蔵基準電流源回路

2. 特許請求の範囲

- (1) 内部定電圧の分圧値をトリミングし基準電圧を出力する温度特性補償用電圧トリミング回路と、共通制御端に前記分圧値を入力しエミッタ(ソース)に電流設定抵抗を有する複数のトランジスタと該トランジスタのコレクタ(ドレイン)に一端が接続し他端が共通出力端子に出力電流を供給する複数の電流スイッチと、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含むことを特徴とするLSI内蔵基準電流源回路。
- (2) 所定の基準電圧を出力するバンドギャップ型基準電圧源を有する温度特性補償用電圧トリミ

ング回路と、一端に前記基準電圧を入力して他端に帰還電圧を帰還する演算増幅器と該演算増幅器の出力信号を制御端に入力しエミッタ(ソース)がトリミング可能な電流設定抵抗に接続して前記帰還電圧を発生しコレクタ(ドレイン)が出力端子に出力定電流を供給する定電流トリミング回路と、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含むことを特徴とするLSI内蔵基準電流源回路。

3. 発明の詳細な説明

【産業上の利用分野】

本発明はLSI内蔵基準電流源回路に関する、

【従来の技術】

最近のLSIに要求される特性の高精度に伴い、LSIに内蔵する基準電流源回路の温度特性及び特性値の製品パラッキがあります問題となっている。

従来、LSIの内部に基準電流源回路を内蔵する場合には、ショーナーダイオードやバンドギャップ・リファレンスという比較的安定な基準電圧源を作り、これを抵抗で割った基準電流を用いる方法が用いられている。

この抵抗をLSIに内蔵する場合は絶対精度のバラツキと温度係数により、基準電流の安定度は良くない。

高精度な定電流を得るために、インターナショナル・コンファレンス・オン・コンシューマーエレクトロニクス (INTERNATIONAL CONFERENCE ON CONSUMER ELECTRONICS), ダイジェスト・オブ・テクニカルペーパーズ (DIGEST OF TECHNICAL PAPERS), 1989年, 151頁では高精度で高安定な外付の基準抵抗を付加して用いる。

例えば基準抵抗の絶対精度を±20%、温度係数を2000PPM/°Cとし、使用温度範囲を(-25~+25~+125) °Cとすると、抵抗値の誤差は最大で-30~+40%となる。また、

トリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含んで構成されている。

また、本発明のLSI内蔵基準電流源回路は、所定の基準電圧を出力するバンドギャップ型基準電圧源を有する温度特性補償用電圧トリミング回路と、一端に前記基準電圧を入力して他端に帰還電圧を帰還する演算増幅器と該演算増幅器の出力信号を制御端に入力しエミッタ(ソース)がトリミング可能な電流設定抵抗に接続して前記帰還電圧を発生しコレクタ(ドレイン)が出力端子に出力定電流を供給する定電流トリミング回路と、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチのトリミング設定を行う一回書き込みメモリ手段を有するトリミング設定回路とを含んで構成されている。

【実施例】

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の第1の実施例の回路図である。基準電流源回路は、定電圧 V_s に比例した基準

このような大きな大きな誤差のある定電流源を用いてコンデンサ充電回路を構成すると、その時定数も-30~-+40%程度である。

【発明が解決しようとする課題】

上述した従来のLSI内蔵基準電流源回路は、良好な温度特性を得るには高安定度でかつ高精度の基準抵抗外付けを要するという欠点があった。

本発明の目的は、外付けの高性能の基準抵抗を要せずに安定度のよいLSI内蔵基準電流源回路を提供することにある。

【課題を解決するための手段】

本発明のLSI内蔵基準電流源回路は、内部定電圧の分圧値をトリミングし基準電圧を出力する温度特性補償用電圧トリミング回路と、共通制御端に前記分圧値を入力しエミッタ(ソース)に電流設定抵抗を有する複数のトランジスタと該トランジスタのコレクタ(ドレイン)に一端が接続して他端が共通出力端子に出力電流を供給する複数の電流スイッチと、トリミング設定信号を出力して前記基準電圧のトリミングと前記電流スイッチの

電圧 V_s を選択する V_s セレクトスイッチ S_v を有する温度特性補償用電圧トリミング回路1と、共通ベース端が基準電圧 V_s を入力しそれぞれのエミッタが電流設定抵抗 $R_1 \sim R_4$ に接続しそれぞれのコレクタが電流スイッチ $S_1 \sim S_4$ を介して共通の出力端子 T_1 に接続されたトランジスタ $Q_1 \sim Q_4$ を有する定電流トリミング回路2と、書き回路6によりLSI製造工程でトリミング情報を設定したE PROM5とその出力信号により V_s セレクトスイッチ S_v に駆動信号 d を、また電流スイッチ $S_1 \sim S_4$ に駆動信号 $d_1 \sim d_4$ を供給するレジスタ4とを有するトリミング設定回路3とで構成されている。

ここで上・下の分圧高抵抗 R_u 、 R_d に介し中間の低抵抗 r_1 、 r_2 を約10%の値にする。

従って上・下の分圧電圧 V_{su} 、 V_{sd} は中央分圧電圧 V_{sc} に対しそれぞれ+10%、-10%に設定されている。

また各エミッタの電流設定抵抗 R_1 及び R_4 は抵抗 R_1 に対しそれぞれ10倍及び5倍に設定して

いる。

従ってトランジスタ Q_1, Q_2 のコレクタ電流 I_{C1}, I_{C2} は電流 I_0 に対しそれぞれ $0.1 I_0$ 及び $0.2 I_0$ となる。

次に回路の動作を説明する。

温度特性補償用電圧トーミング回路 1 は、定電流 I_0 を定電圧ダイオード ZD に印加し、定電圧 V_b を分圧抵抗 R_{b1}, R_{b2}, R_{b3} でそれぞれ V_{B1}, V_{B2}, V_{B3} に分圧し、 V_b セレクトスイッチ S_w でそのうちの一つを選択して NPN トランジスタ $Q_1 \sim Q_3$ の共通ベース B に供給する。

この基準電圧 V_b からベース・エミッタ電圧 V_{BE} を引いた抵抗電圧 $(V_b - V_{BE})$ が各エミッタ抵抗 $R_{E1} \sim R_{E3}$ に印加され、各々の抵抗値で割った電流 $I_{E1} \sim I_{E3}$ がトランジスタ $Q_1 \sim Q_3$ の各コレクタより出力され、電流スイッチ $S_1 \sim S_3$ を用いて重複を許して選択的に合成された出力定電流 I_0 が、出力端子 T₀ から得られる。

ここで、温度特性補償用電圧トーミング回路 1 の定電圧ダイオード ZD の電圧 V_b の温度特性が

また逆に第(2)式から V_b の値を変化させることにより、出力電流 I_0 に多少の正または負の温度特性を与えられることも分かる。

逆に基準電圧 V_b を少し変化させることによって各抵抗やベース・エミッタ電圧 V_{BE} の 1 次の温度特性のパラッキをトーミングすることができる。

以上述べたように、 V_b セレクトスイッチ S_w を予め中央電圧 V_{Bc} で出力定電流 I_0 の温度特性が 0 になるように設計しておき、製造工程で実測して得られた出力電流 I_0 の温度特性により、例えば + の温度係数の場合は大きい方の電圧 V_{B1} を選択するようにトーミング設定回路 3 の EEPROM 5 にトーミング情報を書き込んでレジスタ 4 からトーミング信号 d₀ を出力する。

さてトランジスタ電流 I_0 について上述したように出力電流 I_0 として温度特性のない定電流源が得られたが、さらにこの電流源の定電流値の設定には、基準電圧 V_b や電流設定抵抗 R_0 のパラッキ ΔR によるトーミングが必要である。

そこで、 R_0 と同じ温度特性をもつ R_{b1}, R_{b2} を

0 の場合は、分圧された基準電圧 V_b は温度特性をもたず、 V_b セレクトスイッチ S_w の位置選択により基準電圧 V_b が V_{B1}, V_{B2}, V_{B3} に変化するだけである。

定電流トーミング回路 2 の例えでトランジスタ Q_1 のコレクタ電流 I_{C1} は、一般に第(1)式で表わされる。

$$I_{C1} = (V_b - V_{BE}) / R_{E1} \quad \dots \dots (1)$$

これを温度 T で対数微分すると第(2)式が得られる。

$$\frac{1}{I_{C1}} \cdot \frac{\partial I_{C1}}{\partial T} = \frac{-1}{(V_b - V_{BE})} \cdot \frac{\partial V_{BE}}{\partial T} - \frac{1}{R_{E1}} \cdot \frac{\partial R_{E1}}{\partial T} \quad \dots \dots (2)$$

ここで $\frac{\partial V_{BE}}{\partial T}$ を $-2 \text{ mV}/\text{C}$ 、 $\frac{1}{R_{E1}} \cdot \frac{\partial R_{E1}}{\partial T}$ を $(+2000 \text{ ppa})/\text{C}$ とすれば、 $(V_b - V_{BE})$ が 1 V のときに $\frac{-1}{(V_b - V_{BE})} \cdot \frac{\partial V_{BE}}{\partial T}$ は $(+2000 \text{ ppa})/\text{C}$ となるので第(2)式から $\frac{1}{I_{C1}} \cdot \frac{\partial I_{C1}}{\partial T}$ は 0 となる。

用いてトランジスタ Q_1, Q_2 にトランジスタ電流 I_{C1}, I_{C2} を得ると、それら電流もコレクタ電流 I_0 と同じ温度特性を持っている。

また同一製造工程なのでトランジスタの電流 I_{C1}, I_{C2} と I_0 の相対比は比較的正確にとり易い。

ここで、トランジスタ電流 $I_{C1} \sim I_{C2}$ を前述の通り設定しておくと出力定電流 I_0 として $I_{C1}, 1.1 I_{C1}, 1.2 I_{C1}, 1.3 I_{C1}$ が電流スイッチ $S_1 \sim S_3$ の組合せで得られるので、あらかじめ I_0 を所定の出力電流値 I_0 よりやや小さく作っておくことによって、上記のいずれかを選択することで士 $0.05 I_0$ の幅をトーミングすることができる。

この電流スイッチ $S_1 \sim S_3$ の組合せの設定は、製造工程中に基準電流源回路のトーミング設定するためには、まず V_b セレクトスイッチ S_w で中央分圧電圧 V_{Bc} と電流スイッチ S_1 のみを仮に選んで出力定電流 I_0 の 1 次の温度係数を求めておき、次に温度係数を打消して補償するように V_b セレクトスイッチ S_w を駆動するトーミング信号 d₀ が、出せるように、また定電流値のトーミングをする

電流スイッチの組合せのトリミング信号 $d_1 \sim d_n$ を出せるようにワンタイムのEEPROMに書き込む設定する。

この場合、メモリとしては~~マニーナ~~ROMでもよい。

また、トリミングを微細に行うために抵抗・トランジスタ、スイッチの数を増加してもよい。

トランジスタはMOS型でもよい。

第2図は本発明の第2の実施例の回路図である。定電圧回路としてはバンドギャップ・リファレンス形の回路を用いており、トランジスタ Q_{11} をダイオード Q_{11} の10倍の接合サイズとし、ダイオード電流 I_{11} とトランジスタ電流 I_{11} は第(3)式、第(4)式に得られる

$$I_{11} = I_{11} \cdot \exp(qV_b/kT) \quad \dots \dots (3)$$

$$I_{11} = 10 I_{11} \exp(qV_{bb11}/kT) \quad \dots \dots (4)$$

ここで I_{11} と I_{11} を等しくすると、ダイオード電圧 V_b とトランジスタ電圧 V_{bb11} の間には第(5)式の関係が得られる。

$$(V_b - V_{bb11}) = \frac{kT}{q} \cdot \ln 10 \quad \dots \dots (5)$$

コンデンサCはこの定電流 I_{11} によって短絡スイッチS₁がオフになった時から充電を開始し、その両端の電圧 V_c はtを時間とすると第(6)式となる。

$$V_c = \frac{1}{C} \cdot \frac{V_b}{R_{11}} t \quad \dots \dots (6)$$

この電圧がコンバレータA₂で基準電圧 V_s と比較されるのでコンデンサ電圧 V_c が比較電圧 V_s に等しくなった時にコンバレータA₂の出力信号S₁が反転する。

すなわち、ディレーハ回路7のディレー時間tは

$$t = V_s \cdot C \cdot \frac{R_{11}}{V_b} \quad \dots \dots (7)$$

ここで、前述のように基準電圧 V_s は所望の温度係数に設定することができる。これと R_{11} の温度特性を等しくすることによりトランジスタ Q_{11} の電流 V_b/R_{11} の温度係数を補償することができる。

さらに V_s として温度係数のもたない比較電圧

すなわちこの電圧差はTに比例した正の温度係数をもつ電圧がエミッタ抵抗 R_{11} の両端に得られ、これを R_{11}/R_{11} 倍し、増幅トランジスタ Q_{11} の負の温度係数をもつベース・エミッタ電圧 V_{bb} の温度係数と加算することにより、トランジスタ Q_{11} のコレクタ電圧 V_b の温度係数を零または所望の任意の値にすることができる。

温度特性補償用電圧トリミング回路1₁の抵抗 R_{11} に並列に抵抗 R_{11} 、 R_{11} を選択的につなぐことにより、電流を変えて設定してにより温度特性のトリミング補正が可能である。

なおダイオード D_{11} 、 D_{11} は電流を印加することにより破壊的に短絡することのできる一種の~~マニーナ~~ROMである。

トランジスタ Q_{11} のコレクタがこの定電圧回路の出力電圧 V_b であるが、この電圧とトランジスタ Q_{11} のエミッタ電圧 V_s が等しくなるようにオペアンプA₁にて帰還をかけている。

従ってこの電圧 V_b を抵抗 R_{11} で割った電流 I_{11} がトランジスタ Q_{11} を流れる。

V_s の電圧源を用い、通常LSI内部のコンデンサの温度係数は小さいのでコンデンサCの温度係数を無視すれば、ディレー時間tは温度によらず一定とすることが可能である。

もちろん比較電圧 V_s やコンデンサCの温度係数を厳密に補正するように電圧 V_s の温度特性を決めてやることもできる。

この場合にディレー時間tのバラツキ Δt は主として $C \cdot R_{11}$ のバラツキで決まるのでコンデンサCのバラツキ ΔC に応じて抵抗 R_{11} の値をトリミングしてCR積を所定値に設定することでディレー時間tのバラツキ Δt をなくすことができる。

電流抵抗 $R_{11} \sim R_{11}$ 、ダイオード $D_{11} \sim D_{11}$ がこのためのトリミング回路である。

本実施例においては、温度係数を補正した電流源の値を内蔵コンデンサCのバラツキ ΔC を補正するように設定する点が第1の実施例と異っている。

この例はディレーハ回路7のほかに、クンショットマルチプライヤや発振器、あるいはフィルタ等

の時定数を決める回路に応用でき、温度特性もな
くかつバラツキも少ない時定数を作ることができ
る。

本発明は第1図及び第2図に限定されることとな
く、両者を適宜組合せたものや、各種基準電圧
回路やメモリ手段、あるいは電流の合成手段を採
用することができる。

〔発明の効果〕

以上のべたように本発明によれば、LSI内部
の素子を用いトリミングして温度係数のないもし
くは補正した定電流を設定し、その電流の絶対値
または内蔵容量との時定数のバラツキもトリミン
グして精度と温度特性のよい出力定電流を有する
基準電流源回路が得られる。

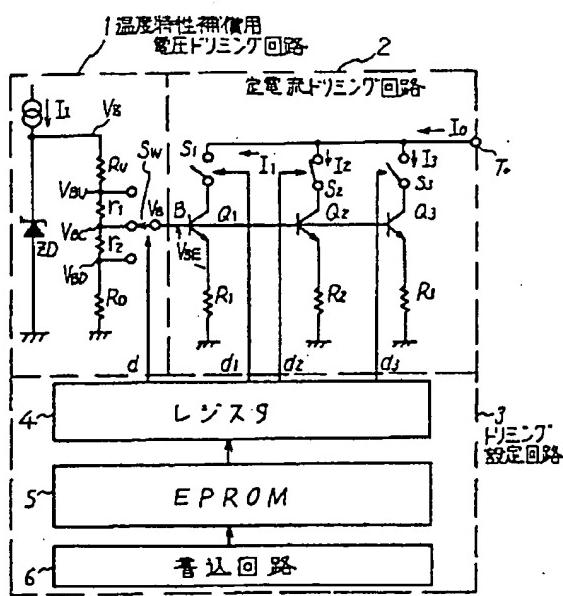
これはLSIに外付の高性能の抵抗部なしに
高精度電流出力や時定数を作ることができること
を意味し、従来は高精度を得るために外付してい
た端子が他の機能に使用でき、集成度を向上させ
ることも可能になるとともに、高精度の外付抵抗
が不要になるという工業上大きな効果をもつ。

4. 図面の簡単な説明

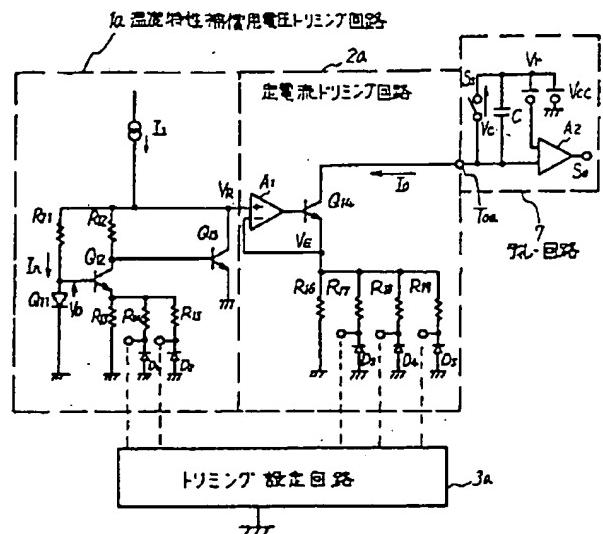
第1図は本発明の第1の実施例の回路図、第2
図は本発明の第2の実施例の回路図である。

1, 1, ……温度特性補償用電圧トリミング回
路、2, 2, ……定電流トリミング回路、3, 3, …
…トリミング設定回路、4 ……レジスタ、5 ……
EEPROM、6 ……書き回路、7 ……ディレーレ
回路、d, d, ~d, ~d, ……トリミング設定信号、
I, ……定電流、Io, ……出力定電流、Q1, ~
Q4, ……トランジスタ、R1, ~R4, ……電流設定抵
抗、Rv, Rv, ……分圧抵抗、S1, ~S4, ……電流ス
イッチ、Sw, ……Vb, ——セレクトスイッチ、T1,
T2, ……出力端子、Vcc, Vcc, ……基準電圧、Vt, ……
定電圧。

代理人弁理士内原晋



第1図



第2図